

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-198003

(43)Date of publication of application : 31.07.1997

(51)Int.Cl.

G09G 3/22

H01J 1/30

H01J 29/32

H01J 31/12

(21)Application number : 08-003803

(71)Applicant : CANON INC

(22)Date of filing : 12.01.1996

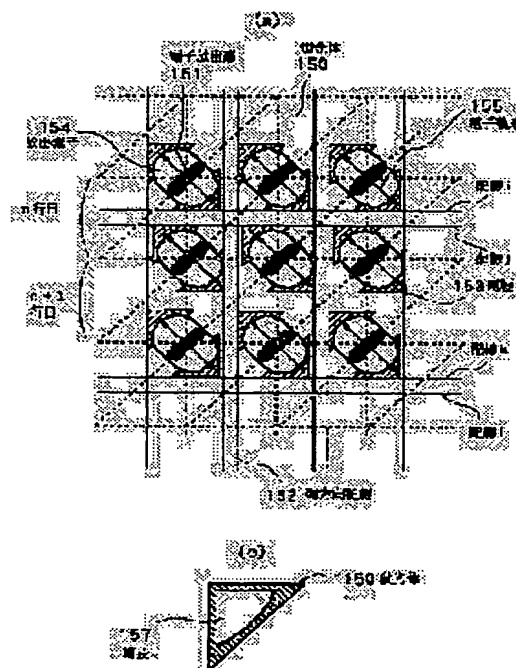
(72)Inventor : KANAI IZUMI
SUZUKI HIDETOSHI

(54) IMAGE FORMING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a image forming device which uses surface conduction type elements high in luminance and resolution.

SOLUTION: Three kinds of red, green and blue of plural phosphors 150 have a right triangular shape and are arranged in a specified order. By the combined inversion and selection among the row-direction wiring 152, wiring, i to l, and the polarities of the signals flowing through these wires, electrons are emitted into the electronic orbits 155 obliquely upward or downward from an emitting device to irradiate the phosphor 150 located on the terminal of the electronic orbit 155 as shown by an arrow. Polarities of signals are switched over for each horizontal synchronization period or one-field period of picture image signals inputted to the picture image forming device.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

- Searching PAJ

- decision of rejection]

- [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-198003

(43) 公開日 平成9年(1997)7月31日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/22		4237-5H	G 0 9 G 3/22	
H 0 1 J 1/30			H 0 1 J 1/30	B
29/32			29/32	
31/12			31/12	C

審査請求 未請求 請求項の数11 O L (全 23 頁)

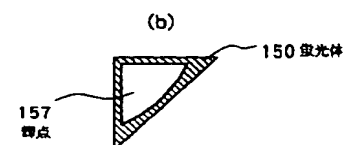
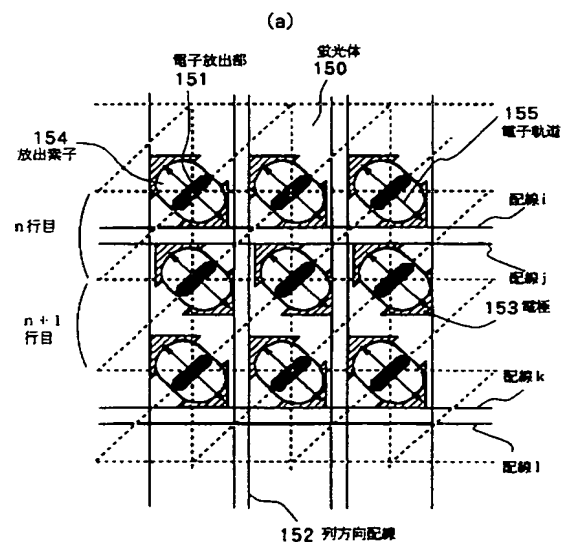
(21) 出願番号	特願平8-3803	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成8年(1996)1月12日	(72) 発明者	金井 泉 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72) 発明者	鱈 英俊 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74) 代理人	弁理士 大塚 康德 (外1名)

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 表面伝導型放出素子を用いた輝度及び解像度が高い画像形成装置の提供。

【解決手段】 赤、緑、青の3種類の蛍光体150は、直角三角形形状であり、所定の順番に複数配列されている。列方向配線152及び配線i~l、そしてこれらの配線に流す信号の極性の反転、選択の組合せにより、放出素子154からは電子が斜め上向きまたは斜め下向きの電子軌道155を描いて放出される。そして、放出された電子は、電子軌道155の矢印の終点に位置する蛍光体150に照射される。信号の極性切換は、画像形成装置に入力される画像信号の1水平同期期間または1フィールド期間毎に行なう。



【特許請求の範囲】

【請求項1】 一対の電極間に電子放出部を有する冷陰極素子を行列状に複数配置したリアプレートと、前記リアプレートが有する行方向配線と列方向配線とにより前記冷陰極素子に電圧を印加する電圧印加手段と、前記電子放出部から放出される電子により発光する蛍光体を有するフェースプレートとを備えた画像形成装置において、

前記冷陰極素子にかかる電界の方向と前記画像形成装置の水平方向とのなす角は、所定の角度 θ ($\theta \neq 0, 90$)° または ($\theta + 180$)° であり、
前記蛍光体は、三角形状であることを特徴とする画像形成装置。

【請求項2】 前記三角形状は、直角2等辺三角形であることを特徴とする請求項1記載の画像形成装置。

【請求項3】 前記蛍光体は、赤、緑、そして青の3種類であって、その3種類の蛍光体が前記フェースプレート上に所定の順番に従って密接して設けられていることを特徴とする請求項2記載の画像形成装置。

【請求項4】 前記冷陰極素子全てにおける前記所定の角度 θ は、同一であることを特徴とする請求項1乃至請求項3のいずれか1項に記載の画像形成装置。

【請求項5】 前記冷陰極素子と前記蛍光体の数が1:2であることを特徴とする請求項1または請求項4記載の画像形成装置。

【請求項6】 前記電子放出部の中心を始点とする前記リアプレートの垂線であって、その垂線の延長線上に前記蛍光体の頂点が位置することを特徴とする請求項5記載の画像形成装置。

【請求項7】 更に、前記電圧印加手段は、所定の時間毎に電圧極性を反転することを特徴とする請求項1または請求項5記載の画像形成装置。

【請求項8】 前記所定の時間は、前記画像形成装置に入力される画像信号の1水平同期期間であることを特徴とする請求項7記載の画像形成装置。

【請求項9】 前記所定の時間は、前記画像形成装置に入力される画像信号の1フィールド期間であることを特徴とする請求項7記載の画像形成装置。

【請求項10】 前記電圧印加手段は、前記行方向配線のうち隣接する2行に、同時に電圧を印加することを特徴とする請求項1乃至請求項9のいずれか1項に記載の画像形成装置。

【請求項11】 前記冷陰極素子は、表面伝導型放出素子であることを特徴とする請求項1乃至請求項10のいずれか1項に記載の画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子放出源として複数の表面伝導型放出素子を用いた画像形成装置に関する。

【0002】

【従来の技術】 従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）や、表面伝導型放出素子等が知られている。

【0003】 FE型の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等が知られている。

【0004】 また、MIM型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961) 等が知られている。

【0005】 また、表面伝導型放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0006】 表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO₂ 薄膜を用いたものの他に、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、In₂O₃ / SnO₂ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久 他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。これらの表面伝導型放出素子の素子構成の典型的な例を図20に示す。

【0007】 図20は、従来例としての表面伝導型放出素子の平面図であり、前述のM. Hartwellらによるものである。図中、3001は基板であり、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。間隔Lは、0.5～1 [mm]、Wは、0.1 [mm] で設定されている。尚、図示するための便宜から、電子放出部3005を導電性薄膜3004の中央に矩形の形状で示した

が、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0008】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1[V/分]程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電氣的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0009】上述の表面伝導型放出素子は、構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できるという利点がある。そこで、例えば本出願人による特開昭64-31332において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0010】また、表面伝導型放出素子の応用については、例えば、画像表示装置、画像記録装置等の画像形成装置や、荷電ビーム源等が研究されている。

【0011】特に、画像形成装置への応用としては、例えば本出願人によるUSP5,066,883や特開平2-257551において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせる用いた画像形成装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせる用いた画像形成装置は、従来の他の方式の画像形成装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶画像形成装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0012】図21は、従来例としての表面伝導型放出素子を用いた表示装置における一対の放出素子と蛍光体を示す図である。

【0013】図中、蛍光体300は、フェースプレート301の内側に塗布されている。放出素子304は、一対の電極305に挟まれており、この電極305に所定の値以上の電圧を印加することにより、電子放出部306から電子が放出される。放出された電子は、図に示すような電子軌道303を描き、蛍光体300に照射される。このとき、放出された電子を加速し、蛍光体300に照射する加速電圧が V_a [V]である。また、電子を放出させるために電極305に印加する電圧が V_f [V]である。

【0014】従来、上記のような構造を有する表示装置の輝度を上げる方法としては、電子放出部から放出される電子量 I_e [A]を増やす、あるいは蛍光体に照射する電子の加速電圧 V_a [V]を上げる、といった方法が採られている。放出電子量 I_e を増加させるには、電極305に印加する電圧 V_f [V]を増加させればよい。また、表面伝導型放出素子を用いた場合、蛍光体上に現れる輝点の形状は、輝点307のように扇形状となる。この輝点の形状に対して、蛍光体300の形状は図に示すように長方形である。

【0015】

【発明が解決しようとする課題】本願の発明者らは、上述の従来技術をはじめとして、さまざまな材料、製法、構造の表面伝導型放出素子を試みてきた。更に、多数の表面伝導型放出素子を配列したマルチ電子ビーム源、ならびにこのマルチ電子ビーム源を応用した画像形成装置について研究を行ってきた。

【0016】発明者らは、たとえば図22に示す電氣的な配線方法によるマルチ電子ビーム源を試みてきた。即ち、表面伝導型放出素子を2次元に多数個配列し、これらの素子を同図に示すようにマトリクス状に配線したマルチ電子ビーム源である。

【0017】図22は、従来例としての表面伝導型放出素子を複数配列したマルチ電子ビーム源を説明する図である。

【0018】図中、4001は、表面伝導型放出素子を模式的に示している。4002は、行方向配線、4003は列方向配線である。行方向配線4002及び列方向配線4003は、実際には有限の電気抵抗を有するものであるが、図においては配線抵抗4004及び4005として示されている。上述のような配線方法を、単純マトリクス配線と呼ぶ。

【0019】尚、図示の便宜上6x6のマトリクスで示しているが、マトリクスの大きさは例えば画像形成装置用のマルチ電子ビーム源の場合には、所望の大きさの画像表示を行うのに足りるだけの素子を配列し配線すればよいことは言うまでもない。

【0020】表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源においては、所望の電子ビームを出力させるため、行方向配線4002及び列方向配線4003に適宜の電気信号を印加する。例えば、マトリクスの中の任意の1行の表面伝導型放出素子を駆動する場合、選択する行の行方向配線4002には、選択電圧 V_s を印加し、同時に非選択の行の行方向配線4002には、非選択電圧 V_{ns} を印加する。また、これと同期して列方向配線4003に電子ビームを出力するための駆動電圧 V_e を印加する。上記の方法により、配線抵抗4004及び4005による電圧降下を無視すれば、選択する行の表面伝導型放出素子には、 $V_e - V_s$ の電圧が印加され、また非選択行の表面伝導型放出素子には V

$e-V_{ns}$ の電圧が印加される。駆動電圧 V_e 、選択電圧 V_s 、そして非選択電圧 V_{ns} を、適宜の大きさの電圧にすれば選択する行の表面伝導型放出素子だけから所望する強度の電子ビームが出力されるはずであり、また列方向配線に各々異なる駆動電圧 V_e を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、表面伝導型放出素子の応答速度は高速であるため、駆動電圧 V_e を印加する時間の長さを変えれば、電子ビームが出力される時間の長さも変えることができるはずである。従って、表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源には、様々な応用が可能であり、例えば画像情報に応じた電気信号を適宜印加すれば、画像形成装置用の電子源として好適に用いることができる。

【0021】上記の表面伝導型放出素子を電子ビーム源に用いた画像形成装置において輝度を上げるためには、電子放出部から放出される電子量(図21の放出電子量 I_e)を増やすという方法がある。しかしながらこの方法を採用すると、選択する行の行方向配線4002に大電流が流れ、配線抵抗4004による電圧降下が大きくなる。そのため、画面上で輝度が一定にならないという問題がある。

【0022】また、輝度を上げるために蛍光体に照射する電子の加速電圧(図21の加速電圧 V_a)を上げる方法がある。しかし、電子放出部と蛍光体との間で絶縁破壊が起こってしまうため、加速電圧を上げて輝度を上げるには限界がある。

【0023】また、蛍光体上の輝点の形状が、図21の輝点307のような形状であるため、長方形の蛍光体では発光しない部分の面積が広く、各蛍光体の全面を有効に利用しているとはいえない。

【0024】そこで本発明は、表面伝導型放出素子を用いた輝度及び解像度が高い画像形成装置の提供を目的とする。

【0025】

【課題を解決するための手段】上述の目的達成のため、本発明の画像形成装置は以下の特徴を備える。

【0026】即ち、一対の電極間に電子放出部を有する冷陰極素子を行列状に複数配置したリアプレートと、前記リアプレートが有する行方向配線と列方向配線とにより前記冷陰極素子に電圧を印加する電圧印加手段と、前記電子放出部から放出される電子により発光する蛍光体を有するフェースプレートとを備えた画像形成装置において、前記冷陰極素子にかかる電界の方向と前記画像形成装置の水平方向とのなす角は、所定の角度 θ ($\theta \neq 0, 90$)° または ($\theta + 180$)° であり、前記蛍光体は、三角形状であることを特徴とする。これにより、各蛍光体の発光効率を高める。

【0027】好ましくは前記三角形は、直角2等辺三角形であることを特徴とする。これにより、フェースプ

レート上の蛍光体を高密度で配置する。

【0028】更に好ましくは、前記蛍光体は、赤、緑、そして青の3種類であって、その3種類の蛍光体が前記フェースプレート上に所定の順番に従って密接して設けられていることを特徴とする。高密度で配置した3種類の蛍光体により、カラー表示を行なう。

【0029】また、前記冷陰極素子全てにおける前記所定の角度 θ は、同一であることを特徴とする。具体的には45度とし、直角2等辺三角形の蛍光体と組み合わせて画像形成装置を高密度に構成する。

【0030】更に、前記冷陰極素子と前記蛍光体の数が1:2であることを特徴とする。これにより、輝度を高める。

【0031】更に、前記電子放出部の中心を始点とする前記リアプレートの垂線であって、その垂線の延長線上に前記蛍光体の頂点が位置することを特徴とする。これにより、三角形の各蛍光体の発光効率をより高める。

【0032】更に、前記電圧印加手段は、所定の時間毎に電圧極性を反転することを特徴とする。具体的に前記所定の時間は、前記画像形成装置に入力される画像信号の1水平同期期間または1フィールド期間であることを特徴とする。

【0033】また、前記電圧印加手段は、前記行方向配線のうち隣接する2行に、同時に電圧を印加することを特徴とする。これにより、1つの冷陰極素子で2つの蛍光体を比較的簡単な回路構成により発光させる。

【0034】更に好ましくは、前記冷陰極素子は、表面伝導型放出素子であることを特徴とする。

【0035】

【発明の実施の形態】以下に本発明の実施形態を図面を参照して詳細に説明する。はじめに、本発明を適用する画像形成装置の駆動回路の構成について図1～図3を参照して説明する。

【0036】図1は、本発明の実施形態としての画像形成装置の駆動回路のブロック構成図である。

【0037】図中、同期分離回路14は、NTSC信号s1の同期信号と映像信号とを分離する回路である。分離された同期信号は、タイミング制御回路3に送られる。また、映像信号は、信号処理部1に送られる。信号処理部1では、映像信号のA/D変換等の信号処理をした後、これを変調信号発生部2へ送る。変調信号発生部2では、映像信号の1ライン分をシリアル-パラレル変換し、パルス幅変調信号s4として、MOS-FET11のゲートへ送る。

【0038】回路4は、映像信号s5の極性を反転させる回路である。パネル12内の放出部13は、対向する電極に放出素子が挟まれる構造となっている。この一対の電極に印加する電圧の極性を反転することにより、放出素子は異なる方向に電子を放出することができる。制御信号s2は、映像信号s5の反転するタイミングを制

御する信号である。10は、映像信号の極性を反転させるためのスイッチである。

【0039】回路5は、走査信号s6の極性を反転させるための回路である。パルス発生器6は、同じ極性のパルスs7を発生し続ける。信号s3によりスイッチ8が切り換えられ、パルスs7が反転器9により極性が反転する。反転器9を介さない場合、極性は反転しない。この回路を通った信号は、走査行選択回路7を介して走査信号s6としてパネル12に送られる。

【0040】図2は、本発明の実施形態としての図1の

パネル12を説明する図である。
【0041】同図において、パネル52は、図1のパネル12にあたる。図中、放出素子51は、対向する2つの電極56、57により挟まれている。放出素子51内には、電子放出部53がある。電極間56、57間に所定の値以上の電圧を印加することにより、電子放出部53から電子が放出される。電極56は、列方向配線54に接続されており、映像信号電位と同電位になる。一方、電極57は、行方向配線55に接続されており、走査信号電位と同電位になる。次に、電極58、電極59に注目すれば、上側の電極58は、行方向配線55と接続されており、下側の電極59は列方向配線54と接続されている。このように1行毎に電極の接続が逆になる。そこで列方向配線54に入力する映像信号と、行方向配線55に入力する走査信号の極性を反転すれば、電極56と電極57、あるいは電極58と電極59に印加される電位の極性は反転する。従って、放出素子51に*

$$Lef = 2 \times K \times Lh \times SQR(Vf/Va) \quad (1)$$

但し、SQRは平方根、Lh[m]は、放出素子と蛍光体との距離、Kは、放出素子の種類や形状により決まる

定数を表わす。
【0046】上述の構成を備える画像形成装置における本発明の第1の実施形態の動作を以下に説明する。

【0047】＜第1の実施形態＞本発明の第一実施形態として、NTSC信号を飛び越し走査をせずに表示する方法を説明する。受信したNTSC信号は、図1における同期分離回路14で同期信号と映像信号とに分離される。同期信号は、タイミング制御回路3に送られ、映像信号は信号処理部1へ送られる。信号処理部1では、R、G、B色復調や、A/D変換等を行い、デジタルの映像信号を変調信号発生部2へ送る。変調信号発生部2では、送られてきた映像信号の1ライン分のデータをシリアル-パラレル変換し、パルス幅変調信号s4としてMOS-FET11のゲートへ送り出す。

【0048】4は、映像信号s5の極性を反転させる回路である。10は、信号の極性を反転させるスイッチである。このスイッチ10にタイミング制御回路3からスイッチ切り換え信号s2が送られてくる。s2に従ってスイッチ10はa、bを切り換える。スイッチ10がaに入っている時は、負極性の映像信号s5がパネル12

*印加される電圧の極性も反転する。放出素子51に印加される電圧が反転すれば、放出される電子の軌道は変化する。

【0042】図3は、本発明の実施形態としての放出素子部の断面図である。

【0043】同図は、一つの放出素子部を図2の断面Aで切った場合の断面図である。図中、フェースプレート101の内側には、不図示の蛍光体が塗布されている。電極56、57はそれぞれ、列方向配線、行方向配線と接続されており、所定の値以上の電圧（例えば、Vf [v]）が印加されると電子放出部53から電子が放出される。電子が放出されると、フェースプレート101と、電子放出部53との間に印加された電圧Va [V]によって電子は加速され、フェースプレート101の蛍光体に照射される。この時電子は、中心軸100に沿って真上に進むのではなく電子軌道102、あるいは電子軌道103のように進む。電極56が負極性、電極57が正極性となるようにVfを印加した時（図の実線）、放出された電子は、電子軌道103（実線）に示す軌道上を進む。逆に電極56が正極性、電極57が負極性のときは（図の破線）、電子軌道102（破線）の様に進む。このとき、中心軸100と電子のランディング位置との距離Lefは次式（1）により算出できる。

【0044】

【数1】

【0045】

に送られてくることになり、スイッチ10がbに入っているときは、正極性の映像信号s5がパネル12に送られることになる。この切り換えは1水平同期期間（以下、1H）毎に行われる。

【0049】5は、走査信号s6の極性を反転させる回路である。まず、パルス発生器6が同じ極性（例えば正極性）で1H周期のパルス信号s7を発生する。スイッチ8はスイッチ切り換え信号s3により、1H毎に切り換わる。スイッチ8がcに入っているときは、パルス信号s7はそのまま回路5を通過する。スイッチ8がdに入っているときは、パルス信号s7は反転器9により極性を反転され（負極性となり）、次の走査行選択回路7へと送られる。こうして1H毎に極性が反転した信号は、走査行選択回路7により選択されたパネル12の行に送られる。本実施形態では、画像を表示する際、パネル12の連続する2行を、走査行選択回路7により同時に選択する。選択された2行には、同じ極性の走査信号が同時に流れる。図2を用いて説明すると、まず期間1Hで（配線i、配線j）の2行を選択し、それ以外の行は非選択となる。次の1Hで（配線j、配線k）の2行を選択し、それ以外は非選択となる。以下同様に、（配線k、配線l）、…、（配線m、配線n）の2行ず

つを順次選択する。

【0050】図4は、本発明の第1の実施形態としての駆動回路の動作を表わすタイミングチャートである。

【0051】同図における記号は、図1と同じものである。図中、NTSC信号s1の映像信号は、信号処理されてパルス幅変調信号s4となる。パルス幅変調信号s4は、ある一本の列方向信号線に注目し、そこを流れる信号を示したものである。このパルス幅変調信号s4の幅Lが長いほど電子放出部から電子が放出される時間が長くなる。そのため、その画素が明るく感じるようになる。スイッチ切り換え信号s2は1H毎に発生し、図1のスイッチ10を切り換える。図4のa、bはスイッチ10の接続を表す。スイッチ10がaに入っているときは映像信号が負極性となる。一方、bに入っているときは映像信号が正極性となる。この映像信号s5の状態を示すと図4のようになる。図中の細実線は、接地電位(=0[V])を表す。この映像信号のパルスの幅は、上記のパルス幅変調信号s4の幅Lと等しくなる。

【0052】パルスs7は、1H周期で発生する。本実施形態ではパルスs7は正極性とする。図1のスイッチ8を切り換えるための信号s3は、1H周期で発生する。これによりスイッチ8は、1H毎にcとdで切り換わる。これに伴い走査信号s6は、図4のように1H毎に極性の反転した信号となる。また、本発明では1H期間に行方向配線を2行選択することになる。選択の仕方は、図4の走査信号s6のようになる。このとき、映像信号s5と走査信号s6との極性は、常に反対でなければならない。

【0053】以上のように形成装置を駆動した場合に各々の電子放出部からどのように蛍光体に電子が照射されるかを図5に示す。

【0054】図5は、本発明の第1の実施形態としての蛍光体への電子の照射状態を示す図である。

【0055】図5(a)において、破線で示したものが蛍光体150であり、蛍光体150はフェースプレートの内側である。蛍光体150は、直角二等辺三角形の形をしている。蛍光体150以外の電子放出部151、列方向配線152、配線i~配線l、電極153、そして放出素子154は、リアプレート上に設けられている。同図では、説明の便宜上、フェースプレートとリアプレートとを同一平面上に描いている。また、矢印で示したものは、電子放出部151から放出される電子の軌道である。矢印の始点は電子放出部151であり、終点は蛍光体である。

【0056】次に、図5(a)を参照して図中のn行目とn+1行目の蛍光体に信号を表示する様子を説明する。

【0057】まずn行目に表示するときは、配線i、配線jを接続されている放出素子154を用いる。ある1H期間で、配線i、配線jを選択し、これらの配線に正

極性の走査信号を流す。このとき、列方向配線152には、負極性の映像信号が流れている。すなわち、電極153のうち配線i、配線jに接続している方は正極性となり、列方向配線152に接続している方は負極性となる。これにより、配線iに接続されている放出素子154からは斜め下向きに、そして配線jに接続されている放出素子154からは斜め上向きに電子が放出される。放出された電子は、電子軌道155を描いて、矢印の終点に位置する蛍光体150に照射される。

10 【0058】n+1行目に表示するときは、配線j、配線kに接続されている放出素子154を用いる。前記のn行目に表示した後、次の1H期間で、配線j、配線kを選択し、これらの配線に負極性の走査信号を流す。このとき、列方向配線152には、正極性の映像信号が流れている。すなわち、電極153のうち配線j、配線kに接続している方は負極性となり、列方向配線152に接続している方は正極性となる。このとき配線jに接続されている放出素子154からは斜め下向きに、そして配線kに接続されている放出素子154からは斜め上向きに電子が放出される。放出された電子は、電子軌道155を描いて、矢印の終点に位置する蛍光体150に照射される。

20 【0059】図5(b)は、前記の図5(a)のように動作させた際、ある蛍光体150と、その蛍光体上にできる輝点157の状態を示したものである。図に示すように、蛍光体を三角形状にすることにより、蛍光体150の蛍光面を有効に利用することができる。

【0060】このように、蛍光体の1行を表示する際、上下2行の電子放出部から電子を供給することにより、従来のように蛍光体1行が電子放出部1行に対応する場合と比較して輝度を2倍に高めることができる。また、1H毎に印加する電圧の極性を反転させることにより、1つの電子放出部が2つの蛍光体に電子を放出するため、放出素子数を増やさずに解像度を2倍に上げることができる。更に、蛍光体の形状を三角形にすることにより、蛍光体が長方形である場合よりも高密度に蛍光体を配置することができる。

【0061】＜第2の実施形態＞第2の実施形態では、NTSC信号を飛び越し走査して表示する場合を説明する。本実施形態においても、前述の第1の実施形態と同様に図1の回路で実現できる。但しスイッチ8、スイッチ10の切り換えの周期は、1Hではなく1フィールド期間とする。また、放出素子は、第1の実施形態と同様に図2のように配線する。

【0062】次に、本実施形態の動作を図6を参照して説明する。

【0063】図6は、本発明の第2の実施形態としての駆動回路の動作を表わすタイミングチャートである。

50 【0064】図中、記号は図1と同じものである。NTSC信号s1の映像信号は信号処理され、パルス幅変調

信号 s_4 となる。図のパルス幅変調信号 s_4 は、ある一本の列方向信号線に注目し、そこを流れる信号を示したものである。このパルス幅変調信号 s_4 の幅が長いほど、電子放出部から電子が放出される時間が長いため、その画素が明るく感じる。スイッチ切り換え信号 s_2 は、1 フィールド期間毎に発生し、図 1 のスイッチ 10 を切り換える。図 6 の a、b は、スイッチ 10 の接続を表す。スイッチ 10 が a に入っているときは、映像信号が負極性に、b に入っているときは映像信号が正極性になる。この映像信号 s_5 の状態を示すと図 6 のようになる。図中の細実線は、接地電位 ($= 0$ [V]) を表す。この映像信号のパルスの幅は、上記のパルス幅変調信号 s_4 の幅と等しくなる。

【0065】パルス s_7 は、1 H 周期で発生する。本実施形態ではパルス s_7 は正極性とする。図 1 のスイッチ 8 を切り換えるための信号 s_3 は、1 フィールド期間周期で発生する。これによりスイッチ 8 は、1 フィールド期間毎に c と d で切り換わる。これに伴い走査信号 s_6 は、図 6 のようにフィールド毎に極性の反転した信号となる。また、本実施形態では、隣り合う行方向配線を 2 行を選択し、同時に駆動する。このとき常に、映像信号 s_5 と走査信号 s_6 の極性は反対でなければならない。

【0066】以上のように形成装置を駆動した場合に各々の電子放出部からどのように蛍光体に電子が照射されるかを図 7 に示す。

【0067】図 7 は、本発明の第 2 の実施形態としての蛍光体への電子の照射状態を示す図である。

【0068】図中、蛍光体 200 は、フェースプレートの内側にある。同図に示すように、蛍光体 200 は、直角二等辺三角形の形をしている。蛍光体 200 以外の電子放出部 204、列方向配線 206、配線 i ~ 配線 l、電極 205、放出素子 202 はリアプレート上にある。説明の便宜上、フェースプレートとリアプレートを同一平面上に描いている。また、矢印で示したものは、電子放出部 204 から放出される電子の軌道である。この矢印の始点は、電子放出部 204 であり、終点は蛍光体 200 である。

【0069】次に、図中の n 行目と n+2 行目の蛍光体に信号を表示する様子を図 7 を参照して説明する。本実施形態では、飛び越し走査を考えているので、本フィールドでは n+1 行目は飛び越すと仮定する。

【0070】まず、n 行目に表示するときは、配線 i、配線 j が接続されている放出素子 202 を用いる。ある 1 H 期間で、配線 i、配線 j を選択し、これらの配線に正極性の走査信号を流す。このとき、列方向配線 206 には、負極性の映像信号が流れている。即ち、電極 205 のうち配線 i、配線 j に接続している方は正極性となり、列方向配線 206 に接続している方は負極性となる。このとき配線 i に接続されている放出素子 202 からは斜め下向きに、そして配線 j に接続されている放

素子 202 からは斜め上向きに電子が放出される。放出された電子は、電子軌道 201 を描いて、矢印の終点に位置する蛍光体 200 に照射される。

【0071】n+2 行目に表示するときは、配線 k、配線 l に接続されている放出素子 202 を用いる。前記の n 行目に表示した後、次の 1 H 期間で、配線 k、配線 l を選択し、これらの配線に正極性の走査信号を流す。このとき、列方向配線 206 には、負極性の映像信号が流れている。即ち、電極 206 のうち配線 k、配線 l に接続している方は正極性となり、列方向配線 206 に接続している方は負極性となる。このとき配線 k に接続されている放出素子 202 からは斜め下向きに、配線 l に接続されている放出素子 202 からは斜め上向きに電子が放出される。放出された電子は、電子軌道 201 を描いて、矢印の終点に位置する蛍光体 200 に照射される。

【0072】次のフィールド（前記のフィールドにて飛び越された n+1 行目や n+3 行目等を表示）を表示する場合には、先程のフィールドとは逆に行方向配線に負極性、列方向配線側には正極性の信号を入力する。例えば、n+1 行目の蛍光体に信号を表示する場合には、ある 1 H 期間で配線 j、配線 k を選択し、これらに負極性の信号を流し、列方向配線には正極性の信号を流す。これにより、配線 j に接続されている放出素子は斜め下向きに電子を放出し、配線 k に接続されている放出素子は斜め上向きに電子を放出する。

【0073】以上のように、飛び越し走査をする場合は、あるフィールドを表示している期間は行方向配線側も列方向配線側も信号の極性を反転させる必要がない。

【0074】本実施形態における蛍光体とその蛍光体上に形成される輝点も、前記の第 1 の実施形態と同様に図 5 (b) のようになる。

【0075】このように、蛍光体の 1 行を表示する際、上下 2 行の電子放出部から電子を供給することにより、従来のように蛍光体 1 行が電子放出部 1 行に対応する場合と比較して輝度を 2 倍に高めることができる。また、1 フィールド毎に印加する電圧の極性を反転させることにより、1 つの電子放出部が 2 つの蛍光体に電子を放出するため、放出素子数を増やさずに解像度を 2 倍に上げることができる。更に、蛍光体の形状を三角形にすることにより、蛍光体が長方形である場合よりも高密度に蛍光体を配置することができる。

【0076】＜表示パネルの構成と製造法＞次に、本発明を適用した画像形成装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0077】図 8 は、本発明の実施形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの 1 部を切り欠いて示している。

【0078】図中、1005 はリアプレート、1006 は側壁、1007 はフェースプレートであり、1005 ~ 1007 により表示パネルの内部を真空中に維持するた

めの気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。

【0079】リアプレート1005には、基板1001が固定されているが、該基板には表面伝導型放出素子1002がN×M個形成されている。(N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした形成装置においては、N=3000、M=1000以上の数を設定することが望ましい。本実施形態においては、N=3072、M=1024とした。)前記N×M個の表面伝導型放出素子は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。前記、1001～1004によって構成される部分をマルチ電子ビーム源と呼ぶ。尚、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0080】本実施形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0081】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施形態はカラー画像形成装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。この状態を図9に示す。

【0082】図9は、本発明の実施形態としてのフェースプレートの蛍光体配列を示す図である。

【0083】図中、各色の蛍光体は、デルタ状に塗り分けられ、蛍光体の間には黒色の導電体2010が設けられている。R、G、Bは、それぞれ赤色、緑色、青色蛍光体である。黒色の導電体2010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにすることや、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止すること等である。黒色の導電体2010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いてもよい。

【0084】尚、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0085】また、蛍光膜1008のリアプレート側の

面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させることや、負イオンの衝突から蛍光膜1008を保護することや、電子ビーム加速電圧を印加するための電極として作用させることや、蛍光膜1008を励起した電子の導電路として作用させること等である。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化処理し、その上にAlを真空蒸着する方法により形成した。尚、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0086】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、例えばITOを材料とする透明電極を設けてもよい。

【0087】また、Dx1～Dxm及びDy1～Dym及びHvは、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmは、マルチ電子ビーム源の行方向配線1003と、Dy1～Dymはマルチ電子ビーム源の列方向配線1004と、Hvはフェースプレートのメタルバック1009と電氣的に接続している。

【0088】また、気密容器内部を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、例えばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10のマイナス5乗ないしは1×10のマイナス7乗[Torr]の真空度に維持される。以上、本発明実施形態の表示パネルの基本構成と製法を説明した。

【0089】次に、本実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像形成装置に用いるマルチ電子ビーム源は、表面伝導型放出素子を単純マトリクス配線した電子放出源であれば、表面伝導型放出素子の材料や形状あるいは製法に制限はない。しかしながら、本願の発明者らは、表面伝導型放出素子の中では、電子放出部もしくはその周辺部を微粒子膜から形成したものが電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。従って、高輝度で大画面の画像形成装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素

子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法及び特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0090】＜表面伝導型放出素子の好適な素子構成と製造法＞電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類が挙げられる。

【0091】（平面型の表面伝導型放出素子）まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0092】図10は、本発明の実施形態としての表面伝導型放出素子の平面図及び断面図である。

【0093】図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0094】基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上に例えばSiO₂を材料とする絶縁層を積層した基板、等を用いることができる。

【0095】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。例えば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn₂O₃-SnO₂をはじめとする金属酸化物、ポリシリコン等の半導体、等の中から適宜材料を選択して用いればよい。電極を形成するには、例えば真空蒸着等の製膜技術とフォトリソグラフィ、エッチング等のパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成してもさしつかえない。

【0096】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも画像形成装置に応用するために好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0097】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0098】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、等である。

【0099】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0100】また、微粒子膜を形成するのに用いられる材料としては、例えば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, 等をはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃, 等をはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₄, 等をはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC, 等をはじめとする炭化物や、TiN, ZrN, HfN, 等をはじめとする窒化物や、Si, Ge, 等をはじめとする半導体や、カーボン、等があげられ、これらの中から適宜選択される。

【0101】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0102】尚、導電性薄膜1104と素子電極1102及び1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図10の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0103】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。尚、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図10においては模式的に示した。

【0104】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105及びその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより

形成する。

【0105】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500 [オングストローム] 以下とするが、300 [オングストローム] 以下とするのが更に好ましい。

【0106】尚、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図10においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0107】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

【0108】即ち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000 [オングストローム]、電極間隔Lは2 [マイクロメートル] とした。

【0109】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100 [オングストローム]、幅Wは100 [マイクロメートル] とした。

【0110】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0111】図11は、本発明の実施形態としての平面型の表面伝導型放出素子の製造工程を説明するための断面図である。

【0112】図中、(a)～(d)は、表面伝導型放出素子の各製造工程を表わし、各部材の参照番号は図10と同一である。

【0113】1) まず、図11(a)に示すように、基板1101上に素子電極1102及び1103を形成する。

【0114】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、例えば、蒸着法やスパッタ法等の真空成膜技術を用いればよい。) その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

【0115】2) 次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0116】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外の例えばスピンナー法やスプレー法を用いてもよい。)

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、あるいは化学的気相堆積法等を用いる場合もある。

【0117】3) 次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0118】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(即ち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。尚、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間に計測される電気抵抗は大幅に増加する。

【0119】通電方法をより詳しく説明するために、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。

【0120】図12は、本発明の実施形態としての通電フォーミング処理における印加電圧波形の一例を示す図である。

【0121】同図において、微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{pf}を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0122】本実施形態においては、例えば10のマイナス5乗[torr]程度の真空雰囲気下において、例えばパルス幅T1を1 [ミリ秒]、パルス間隔T2を10 [ミリ秒]とし、波高値V_{pf}を1パルス毎に0.1 [V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスP_mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{pm}は0.1 [V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1x10の6乗[オーム]になった段階、即ちモニターパルス印加時に電流計1111で計測される電流が1x10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0123】尚、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、あるいは素子電極間隔L等表面伝導型放出素子の設計を変更した場合には、それに応じて通電

の条件を適宜変更するのが望ましい。

【0124】4) 次に、図11の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0125】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)尚、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0126】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0127】次に、図13を参照して通電方法をより詳しく説明する。

【0128】図13は、本発明の実施形態としての通電活性化処理における印加電圧及び放出電流を説明する図である。

【0129】図中、(a)は、活性化用電源1112から印加する適宜の電圧波形の一例であり、(b)は電圧の印加に伴って放出される放出電流 I_e を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{ac} は14[V]、パルス幅 T_3 は1[ミリ秒]、パルス間隔 T_4 は10[ミリ秒]とした。尚、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0130】図11(d)に示す1114は、該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極であり、直流高電圧電源1115及び電流計1116が接続されている。(尚、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図13(b)に示すが、活性化電源

1112からパルス電圧の印加を開始すると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0131】尚、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。以上のようにして、図11(e)に示す平面型の表面伝導型放出素子を製造した。

【0132】(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、即ち垂直型の表面伝導型放出素子の構成について説明する。

【0133】図14は、本発明の実施形態としての垂直型の表面伝導型放出素子の断面図である。

【0134】図中、1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0135】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。従って、図10の平面型における素子電極間隔 L は、垂直型においては段差形成部材1206の段差高 L_s として設定される。尚、基板1201、素子電極1202及び1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同ように用いることが可能である。また、段差形成部材1206には、例えば SiO_2 のような電氣的に絶縁性の材料を用いる。

【0136】次に、垂直型の表面伝導型放出素子の製法について説明する。

【0137】図15は、本発明の実施形態としての垂直型の表面伝導型放出素子の製造工程を説明するための断面図である。

【0138】図中、(a)～(f)は、表面伝導型放出素子の各製造工程を表わし、各部材の参照番号は図14と同一である。

【0139】1) まず、図15(a)に示すように、基板1201上に素子電極1203を形成する。

【0140】2) 次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、例えば SiO_2 をスパッタ法で積層すればよいが、例えば真空蒸着法や印刷法等の他の成膜方法を用いてもよい。

【0141】3) 次に、同図(c)に示すように、絶縁

層の上に素子電極 1202 を形成する。

【0142】4) 次に、同図 (d) に示すように、絶縁層の一部を、例えばエッチング法を用いて除去し、素子電極 1203 を露出させる。

【0143】5) 次に、同図 (e) に示すように、微粒子膜を用いた導電性薄膜 1204 を形成する。形成するには、前記平面型の場合と同じく、例えば塗布法等の成膜技術を用いればよい。

【0144】6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。

(図 11 (c) を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図 11 (d) を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図 15 (f) に示す垂直型の表面伝導型放出素子を製造した。

【0145】次に画像形成装置に用いた素子の特性について述べる。

【0146】＜画像形成装置に用いた表面伝導型放出素子の特性＞図 16 は、本発明の実施形態としての表面伝導型放出素子の特性を示す図である。

【0147】同図は、(放出電流 I_e) 対 (素子印加電圧 V_f) 特性、及び (素子電流 I_f) 対 (素子印加電圧 V_f) 特性の典型的な例を示している。尚、放出電流 I_e は、素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0148】画像形成装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0149】(1) ある電圧 (これをしきい値電圧 V_{th} と呼ぶ) 以上の大きさの電圧を素子に印加すると急に放出電流 I_e が増加するが、一方、しきい値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。即ち、放出電流 I_e に関して、明確なしきい値電圧 V_{th} を持った非線形素子である。

【0150】(2) 放出電流 I_e は、素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0151】(3) 素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0152】以上のような特性を有するため、表面伝導型放出素子を形成装置に好適に用いることができた。例えば多数の素子を表示画面の画素に対応して設けた形成装置において、特性 (1) を利用すれば、表示画面を順

次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じてしきい値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子にはしきい値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。また、特性 (2) または特性 (3) を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0153】＜多数素子を単純マトリクス配線したマルチ電子ビーム源の構造＞次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0154】図 17 は、本発明の実施形態としてのマルチ電子ビーム源の基板の平面図である。

【0155】同図は、図 8 の表示パネルに用いたマルチ電子ビーム源の平面図である。図中、基板上には、図 10 で示したものと同様な表面伝導型放出素子が配列されており、これらの素子は行方向配線電極 1003 と列方向配線電極 1004 によって単純マトリクス状に配線されている。行方向配線電極 1003 と列方向配線電極 1004 の交差する部分には、電極間に絶縁層 (不図示) が形成されており、電気的な絶縁が保たれている。

【0156】図 18 は、本発明の実施形態としてのマルチ電子ビーム源の基板の断面図であり、図 17 の A-A' 断面を示している。

【0157】尚、このような構造のマルチ電子放出源は、あらかじめ基板上に行方向配線電極 1003、列方向配線電極 1004、電極間絶縁層 (不図示)、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極 1003 及び列方向配線電極 1004 を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0158】図 19 は、本発明の実施形態としての画像形成装置を用いた多機能画像形成装置のブロック構成図である。

【0159】図中、2100 はディスプレイパネル、2101 はディスプレイパネルの駆動回路、2102 はディスプレイコントローラ、2103 はマルチプレクサ、2104 はデコーダ、2105 は入出力インターフェース回路、2106 は CPU、2107 は画像生成回路、2108 及び 2109 及び 2110 は画像メモリインターフェース回路、2111 は画像入力インターフェース回路、2112 及び 2113 は TV 信号受信回路、2114 は入力部である。尚、本画像形成装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶等に関する回路やスピーカ等については説明を省略する。

【0160】以下、画像信号の流れに沿って各部の機能

を説明する。

【0161】まず、TV信号受信回路2113は、例えば電波や空間光通信等のような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式等の諸方式でもよい。また、これらより更に多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。

【0162】また、TV信号受信回路2112は、例えば同軸ケーブルや光ファイバー等のような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0163】また、画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナ等の画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0164】また、画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0165】また、画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0166】また、画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。

【0167】また、入出力インターフェース回路2105は、本画像形成装置と外部のコンピュータもしくはコンピュータネットワークもしくはプリンタ等の出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本画像形成装置の備えるCPU2106と外部との間で制御信号や数値データの入出力等を行うことも可能である。

【0168】また、画像生成回路2107は、前記入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、あるいはCPU2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。

本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読みだし専用メモリや、画像処理を行うためのプロセッサ等をはじめとして画像の生成に必要な回路が組み込まれている。本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0169】また、CPU2106は、主として本画像形成装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。例えば、マルチプレクサ2103に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレース方式またはノンインターレース方式）や一画面の走査線の本数等の画像形成装置の動作を適宜制御する。

【0170】また、前記画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。尚、CPU2106は、これ以外の目的の作業にも関わるものであっても良いことは言うまでもない（例えば、パーソナルコンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わっても良い）。あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算等の作業を外部機器と協同して行っても良い。

【0171】また、入力部2114は、前記CPU2106に使用者が命令やプログラム、あるいはデータ等を入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダ、音声認識装置等多ような入力機器を用いることが可能である。

【0172】また、デコーダ2104は、画像生成回路2107ないしTV信号受信回路2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、あるいは前記画像生成回路2107及びCPU2106と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0173】また、マルチプレクサ2103は、CPU

2106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0174】また、ディスプレイパネルコントローラ2102は、CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。

【0175】まず、ディスプレイパネルの基本的な動作にかかわるものとして、例えばディスプレイパネルの駆動用電源（図示せず）の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレース方式またはノンインターレース方式）を制御するための信号を駆動回路2101に出力する。また、場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。

【0176】また、駆動回路2101は、ディスプレイパネル2100に印加する駆動信号を発生するための回路であり、前記マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネルコントローラ2102より入力される制御信号に基づいて動作するものである。

【0177】以上、各部の機能を説明したが、図19に例示した構成により、本画像形成装置においては多様な画像情報源より入力される画像情報をディスプレイパネル2100に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいてディスプレイパネル2100に駆動信号を印加する。これにより、ディスプレイパネル2100において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0178】また、本形成装置においては、デコーダ2104に内蔵する画像メモリや、画像生成回路2107及びCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横

比変換等をはじめとする画像処理や、合成、消去、接続、入れ換え、はめ込み等をはじめとする画像編集を行うことも可能である。また、本実施形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0179】従って、本画像形成装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとすること務用端末機器、ゲーム機等の機能を一台で兼ね備えることが可能で、産業用あるいは民生用として極めて応用範囲が広い。尚、上記の図19の構成は、表面伝導型放出素子を電子ビーム源とするディスプレイパネルを用いた画像形成装置の構成の一例であり、これのみに限定されるものではないことは言うまでもない。例えば、図19の構成要素のうち使用目的により、必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によっては更に構成要素を追加しても良い。例えば、本形成装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路等を構成要素に追加するのが好適である。

【0180】本形成装置においては、とりわけ表面伝導型放出素子を電子ビーム源とするディスプレイパネルが容易に薄形化できるため、画像形成装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型放出素子を電子ビーム源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本画像形成装置は臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。

【0181】

【発明の効果】以上説明したように本発明によれば、表面伝導型放出素子を用いた輝度及び解像度が高い画像形成装置の提供が実現する。即ち、2行分の電子放出部から放出された電子が、1行の蛍光体に照射されるため、輝度を2倍に高めることができる。このとき、行方向配線に流す電流値を上げる必要もなく、加速電圧を上げる必要もない。また、1つの電子放出部が、2箇所の蛍光体に電子を照射するため、蛍光体の数は電子放出部の数に対して略2倍となる。これにより、解像度が向上する。更に、蛍光体の形状を三角形にすることにより、各蛍光体面の有効利用と蛍光体の高密度な配置とを可能とする。

【0182】

【図面の簡単な説明】

【図1】本発明の実施形態としての画像形成装置の駆動回路のブロック構成図である。

【図2】本発明の実施形態としての図1のパネル12を説明する図である。

【図3】本発明の実施形態としての放出素子部の断面図

である。

【図 4】本発明の第 1 の実施形態としての駆動回路の動作を表わすタイミングチャートである。

【図 5】本発明の第 1 の実施形態としての蛍光体への電子の照射状態を示す図である。

【図 6】本発明の第 2 の実施形態としての駆動回路の動作を表わすタイミングチャートである。

【図 7】本発明の第 2 の実施形態としての蛍光体への電子の照射状態を示す図である。

【図 8】本発明の実施形態に用いた表示パネルの斜視図である。

【図 9】本発明の実施形態としてのフェースプレートの蛍光体配列を示す図である。

【図 10】本発明の実施形態としての表面伝導型放出素子の平面図及び断面図である。

【図 11】本発明の実施形態としての平面型の表面伝導型放出素子の製造工程を説明するための断面図である。

【図 12】本発明の実施形態としての通電フォーミング処理における印加電圧波形の一例を示す図である。

【図 13】本発明の実施形態としての通電活性化処理における印加電圧及び放出電流を説明する図である。

【図 14】本発明の実施形態としての垂直型の表面伝導型放出素子の断面図である。

【図 15】本発明の実施形態としての垂直型の表面伝導型放出素子の製造工程を説明するための断面図である。

【図 16】本発明の実施形態としての表面伝導型放出素子の特性を示す図である。

【図 17】本発明の実施形態としてのマルチ電子ビーム源の基板の平面図である。

【図 18】本発明の実施形態としてのマルチ電子ビーム源の基板の断面図である。

【図 19】本発明の実施形態としての画像形成装置を用いた多機能画像形成装置のブロック構成図である。

【図 20】従来例としての表面伝導型放出素子の平面図である。

【図 21】従来例としての表面伝導型放出素子を用いた表示装置における一対の放出素子と蛍光体を示す図である。

【図 22】従来例としての表面伝導型放出素子を複数配列したマルチ電子ビーム源を説明する図である。

【符号の説明】

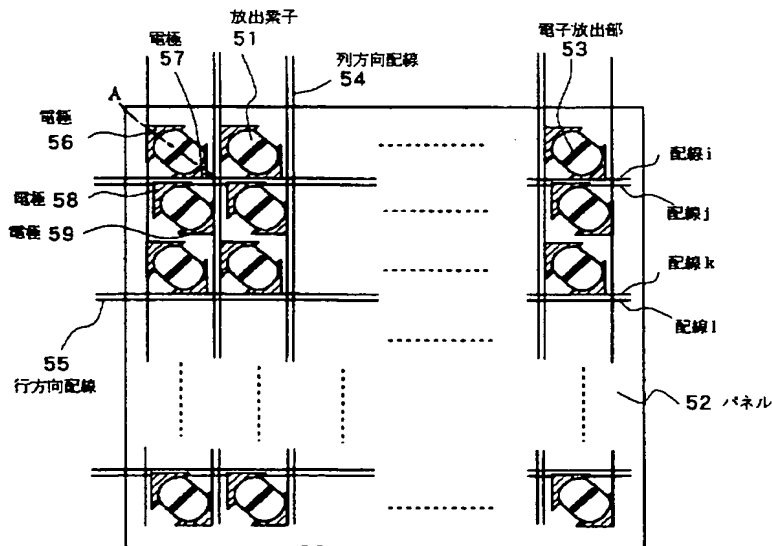
- 1 信号処理部
- 2 変調信号発生部
- 3 タイミング制御回路
- 4 映像信号反転回路
- 5 走査信号反転回路
- 6 パルス発生器
- 7 走査信号選択回路
- 8 走査信号反転スイッチ
- 9 反転器

- 10 映像信号反転スイッチ
- 11 MOS-FET
- 12 パネル
- 13 放出素子部
- 14 同期分離回路
- Va 電子の加速電圧
- Vf 放出素子に印加する電圧
- Ie 放出電子の電荷量
- s1 NTSC信号
- s2 スイッチ切り換え信号
- s3 スイッチ切り換え信号
- s4 パルス幅変調信号
- s5 映像信号
- s6 走査信号
- s7 パルス
- 51 放出素子
- 52 パネル
- 53 電子放出部
- 54 列方向配線
- 55 行方向配線
- 56～59 電極
- 100 中心軸
- 101 フェースプレート
- 102, 103 電子軌道
- Lh 蛍光体と電子放出部との距離
- Va 電子の加速電圧
- Vf 放出素子に印加する電圧
- 150 蛍光体
- 151 電子放出部
- 153 電極
- 154 放出素子
- 155 電子軌道
- 157 輝点
- 200 蛍光体
- 201 電子軌道
- 202 放出素子
- 204 電子放出部
- 205 電極
- 206 列方向配線
- 300 蛍光体
- 301 フェースプレート
- 303 電子軌道
- 304 放出素子
- 305 電極
- 306 電子放出部
- 307 輝点
- 1001 基板
- 1002 表面伝導型放出素子
- 1003 行方向配線
- 1004 列方向配線

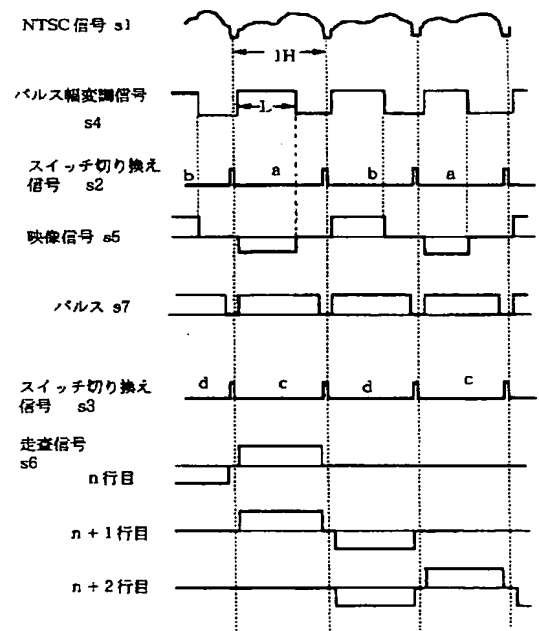
1005 リアプレート
 1006 側壁
 1007 フェースプレート
 1008 蛍光膜
 1009 メタルバック
 1010 放出素子部
 1011 行方向配線
 1012 列方向配線
 1020 放出素子部
 1021 行方向配線
 1022 列方向配線
 1101 基板
 1102, 1103 素子電極
 1104 導電性薄膜
 1105 電子放出部
 1110 フォーミング用電源
 1111 電流計
 1112 活性化用電源
 1113 薄膜
 1114 アノード電極
 1115 直流高電圧電源
 1116 電流計
 1201 基板
 1202, 1203 素子電極
 1204 導電性薄膜

1205 電子放出部
 1206 段差形成部材
 1213 薄膜
 2010 黒色導電材
 2100 ディスプレイパネル
 2101 駆動回路
 2102 ディスプレイコントローラ
 2103 マルチプレクサ
 2104 デコーダ
 10 2105 入出力インターフェース回路
 2106 CPU
 2107 画像生成回路
 2108, 2109及び2110 画像メモリインターフェース回路
 2111 画像入力インターフェース回路
 2112, 2113 TV信号受信回路
 2114 入力部
 3001 基板
 3004 導電性薄膜
 20 3005 電子放出部
 4001 表面伝導型放出素子
 4002 行方向配線
 4003 列方向配線
 4004, 4005 配線抵抗

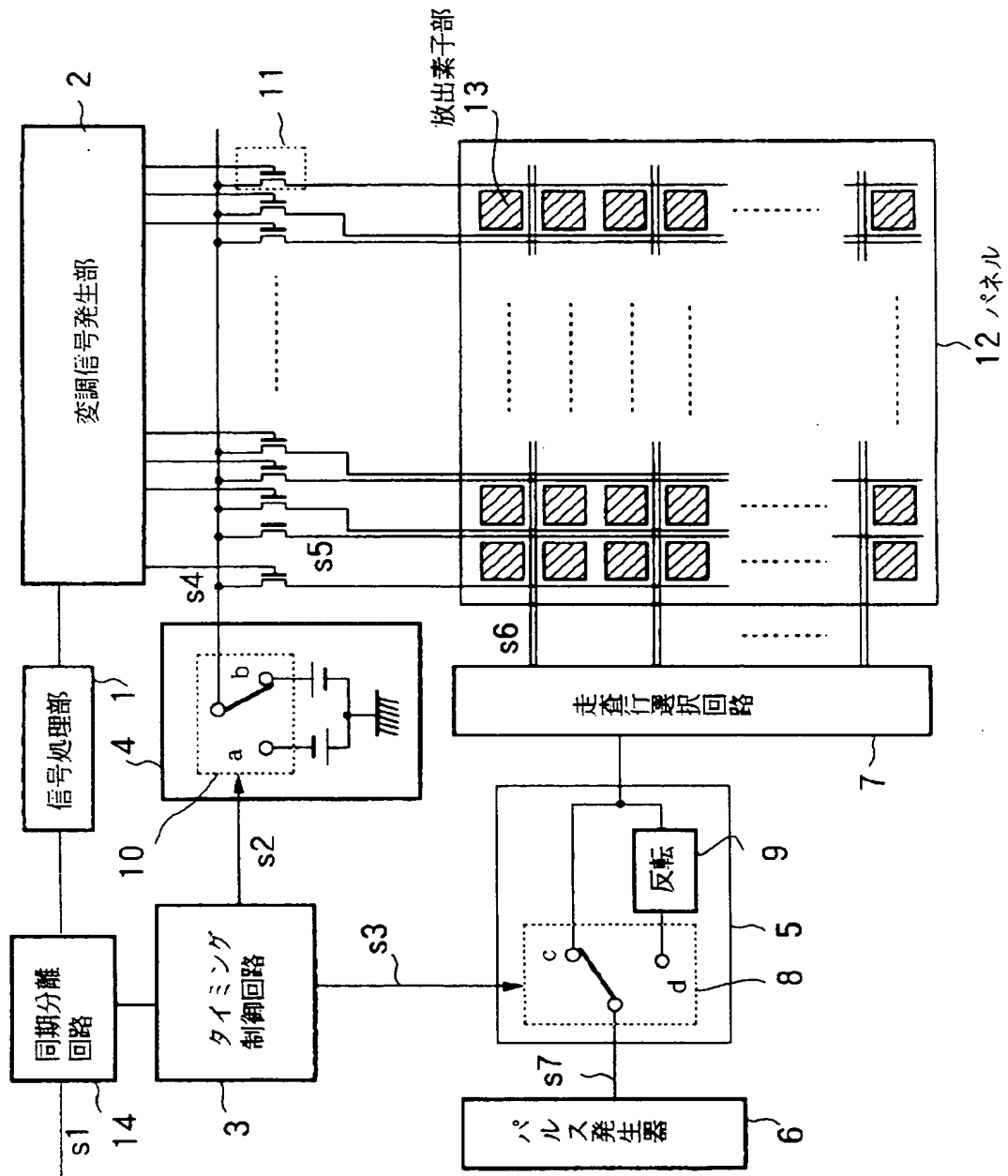
【図2】



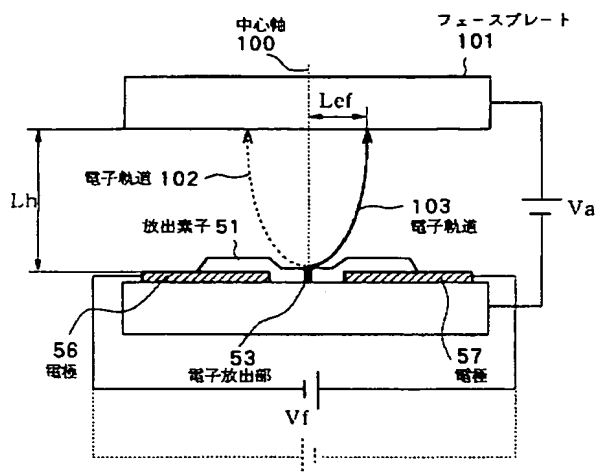
【図4】



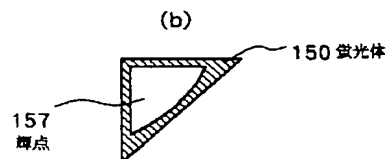
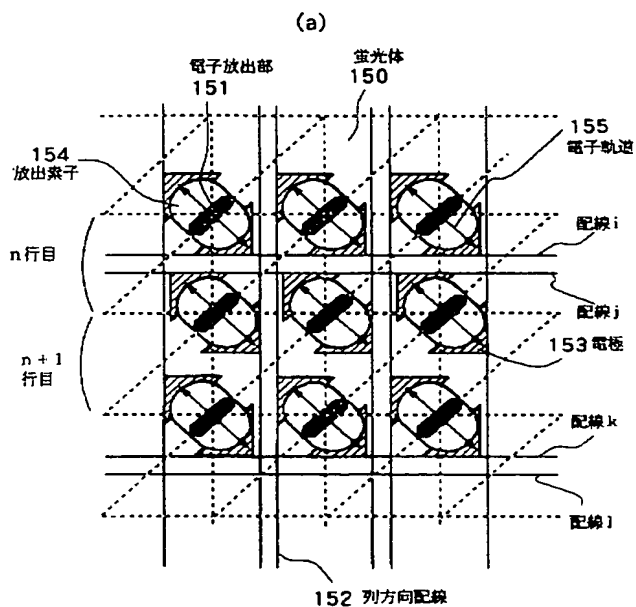
【図 1】



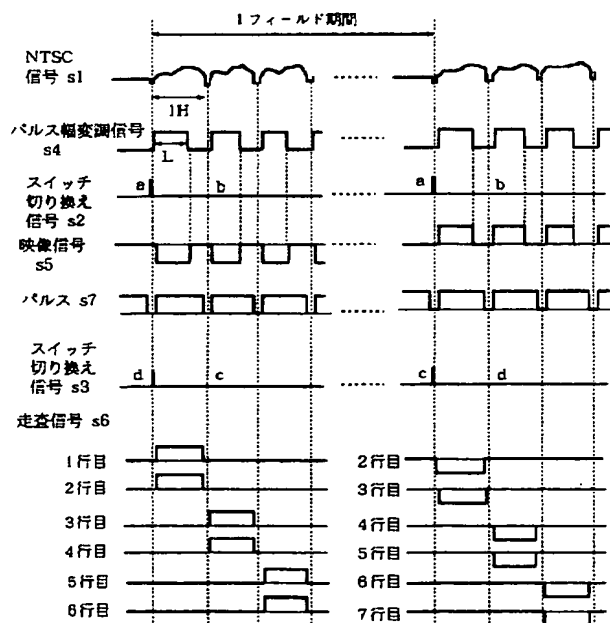
【図3】



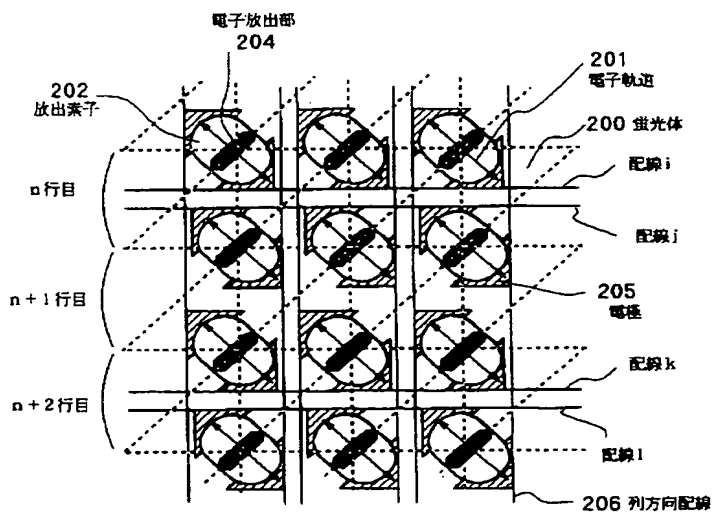
【図5】



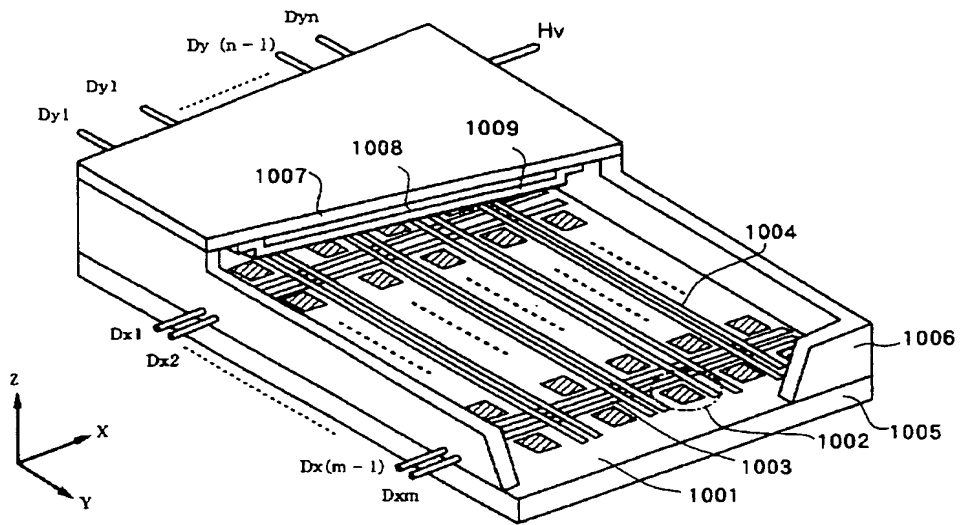
【図6】



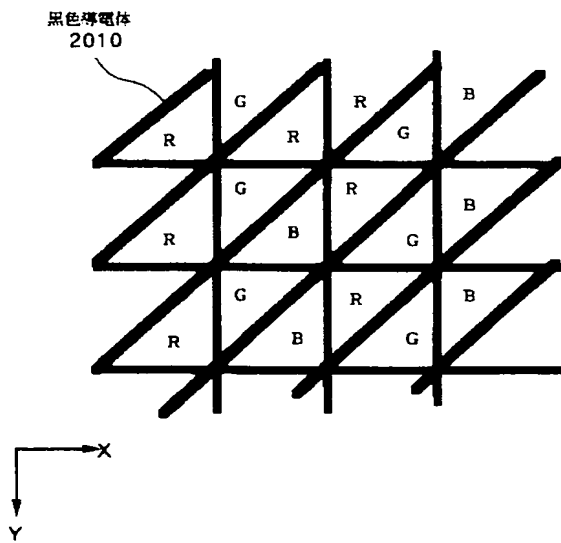
【図7】



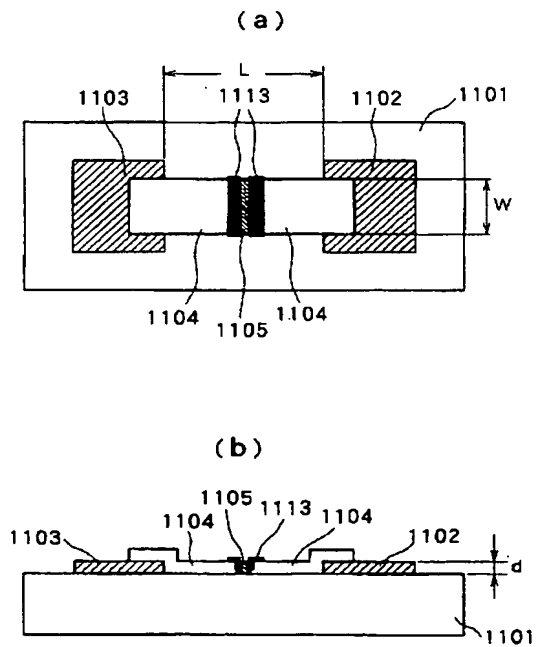
【図 8】



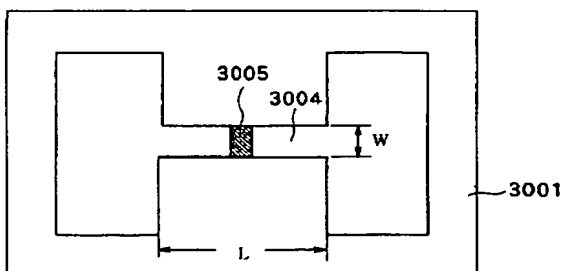
【図 9】



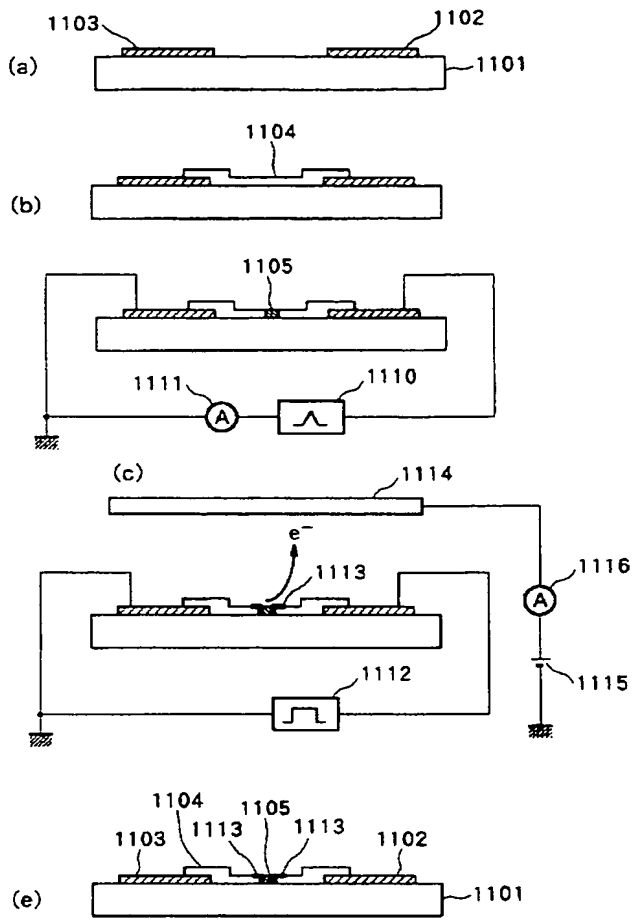
【図 10】



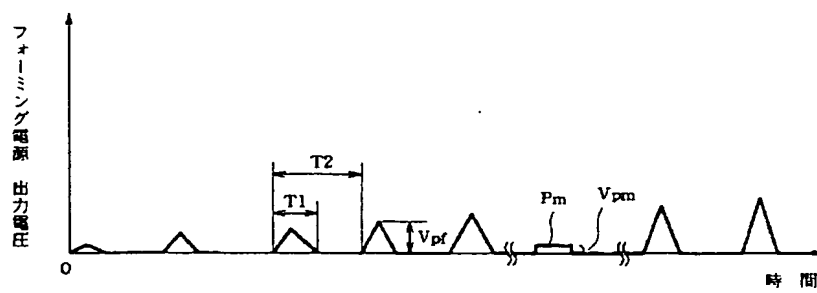
【図 20】



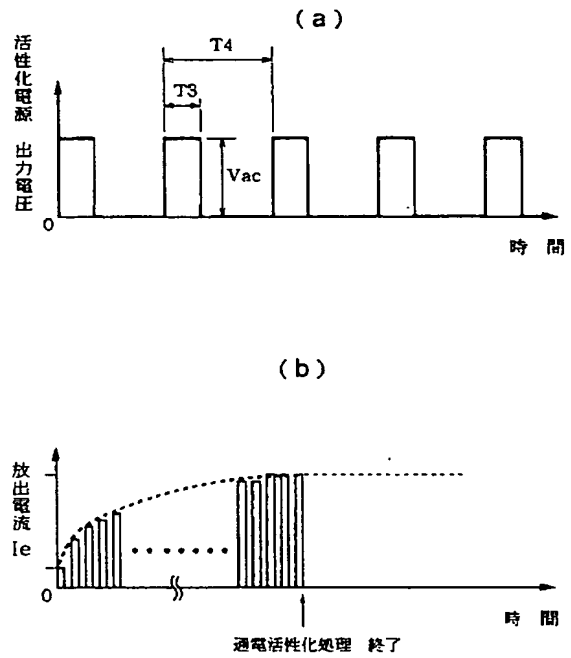
【図 11】



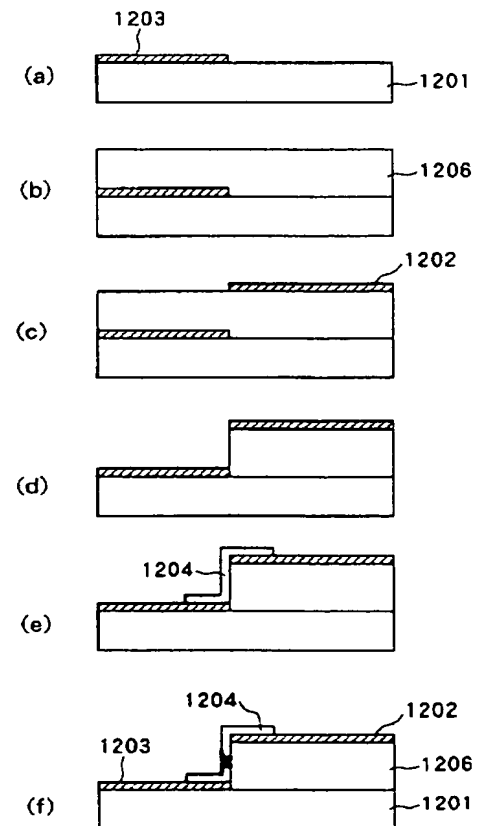
【図 12】



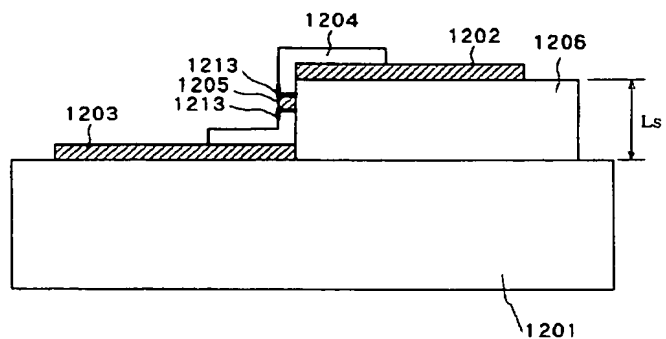
【図 13】



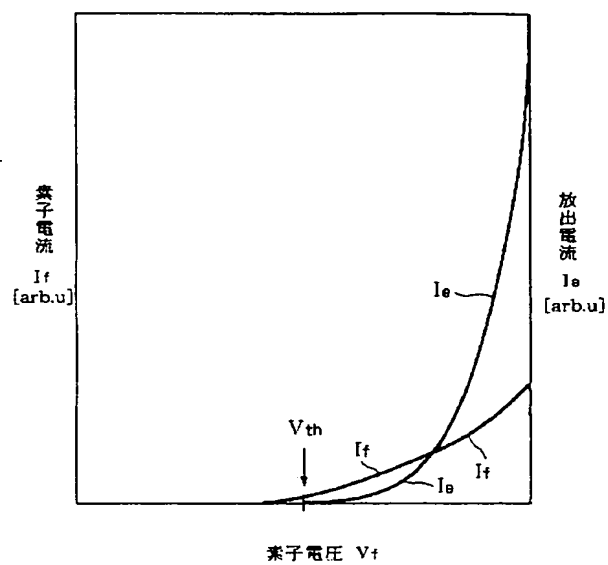
【図 15】



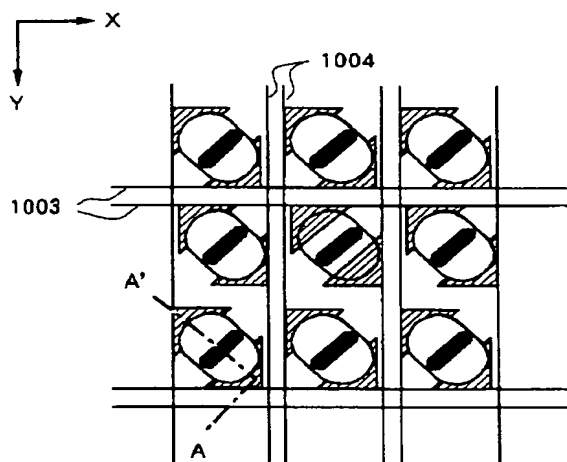
【図14】



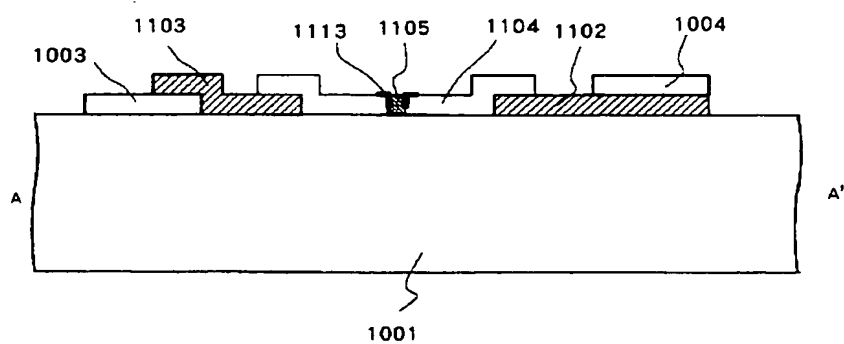
【図16】



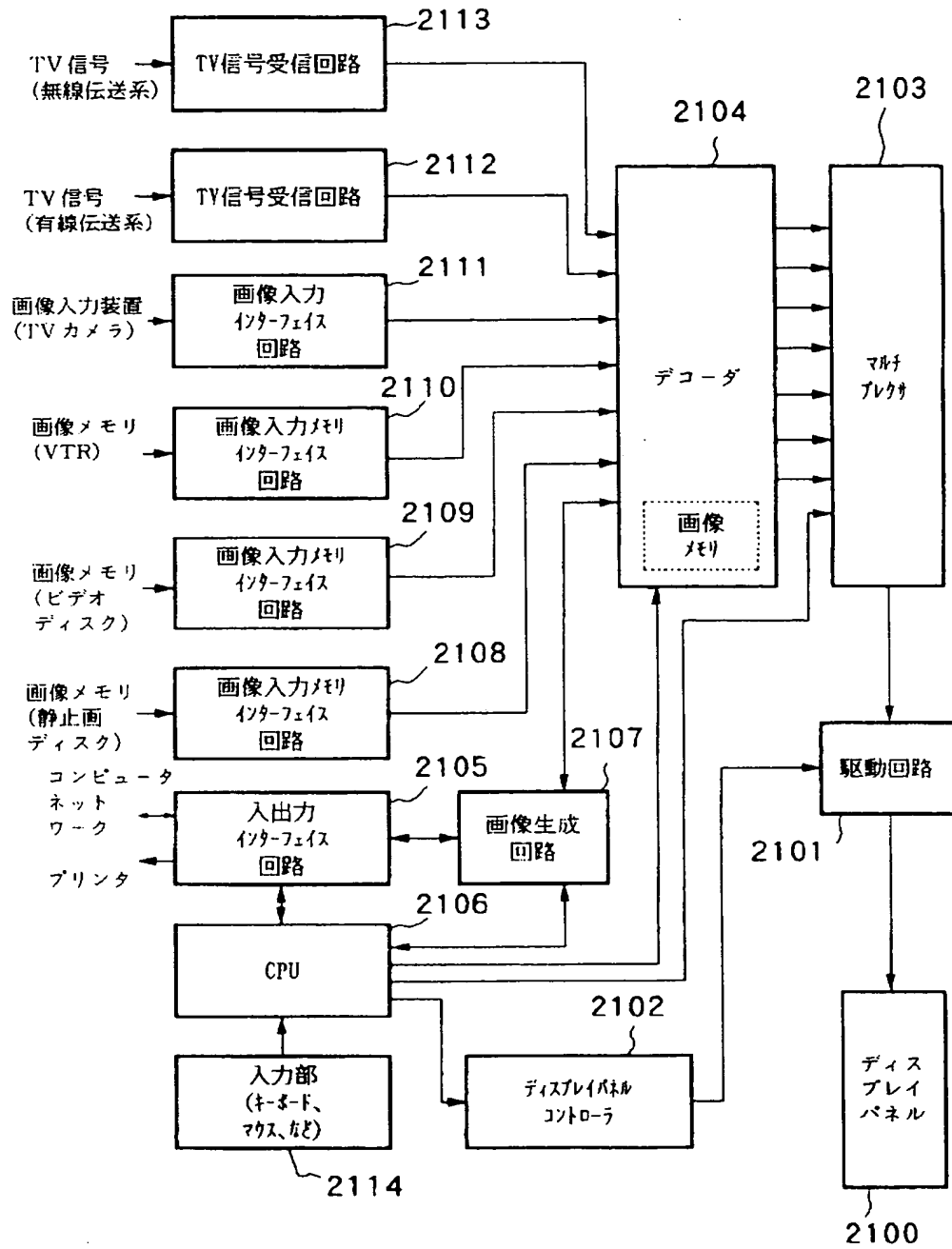
【図17】



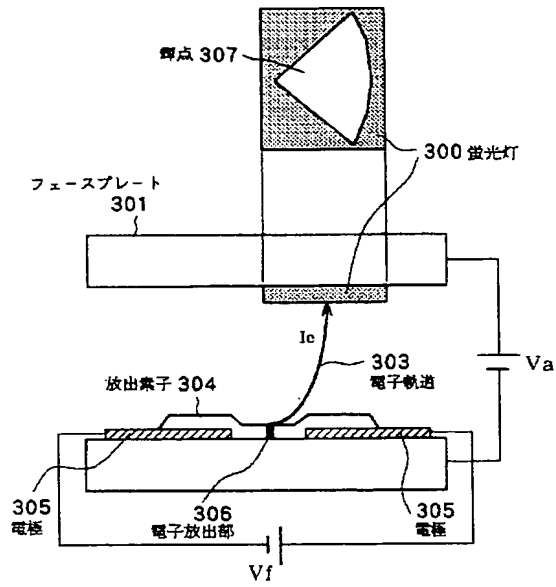
【図18】



【図 19】



【図 2 1】



【図 2 2】

